



"2024 - 40 años de la Reapertura de la Universidad Nacional de Luján y 30 años del Reconocimiento Constitucional de la Autonomía Universitaria"



Universidad Nacional de Luján
Departamento de
Tecnología

DISPOSICION PRESIDENTE/A DEL CONSEJO DIRECTIVO DEPARTAMENTO DE TECNOLOGÍA DISPPCD-T
: 111 / 2024

LUJÁN, BUENOS AIRES

VISTO: La presentación del programa de la asignatura Arquitectura de las Computadoras (41406) correspondiente a la Carrera de Licenciatura en Sistemas de Información efectuada por el Profesor Responsable; y

CONSIDERANDO:

Que el referido programa se presentó ante la Comisión Plan de Estudios de la Carrera de Licenciatura en Sistemas de Información, la que aconseja su aprobación.

Que corresponde al Consejo Directivo la aprobación de los programas de las asignaturas de las distintas carreras a las que presta servicios académicos este Departamento, conforme el artículo 64, inciso d) del Estatuto de esta Universidad.

Que el Consejo Directivo Departamental, mediante Disposición DISPCD-TLUJ: 0000357/14, delegó en su Presidente la emisión de actos administrativos de aprobación de programas de asignaturas, que cuenten con el informe favorable de la Comisión Plan de Estudios correspondiente.

Por ello,

LA PRESIDENTA DEL CONSEJO DIRECTIVO
DEL DEPARTAMENTO DE TECNOLOGÍA

D I S P O N E:

ARTÍCULO 1º.- APROBAR el programa de la asignatura Arquitectura de las Computadoras (41406): 2023-2024 - Plan 17.13, correspondiente a la



"2024 - 40 años de la Reapertura de la Universidad Nacional de Luján y 30 años del Reconocimiento Constitucional de la Autonomía Universitaria"



Universidad Nacional de Luján
Departamento de
Tecnología

Carrera de Licenciatura en Sistemas de Información, que como Anexo forma parte de la presente Disposición.-

ARTÍCULO 2°.- Regístrese, comuníquese, remítase a la Dirección General de Asuntos Académicos. Cumplido, archívese.-

Mgter. Jimena O. MAZIERES - Presidenta Consejo Directivo - Departamento de Tecnología

UNIVERSIDAD NACIONAL DE LUJAN
DEPARTAMENTO DE TECNOLOGÍA

PROGRAMA OFICIAL

1 / 5

DENOMINACIÓN DE LA ACTIVIDAD: 41406 Arquitectura de Computadoras

TIPO DE ACTIVIDAD ACADÉMICA: Asignatura

CARRERA: Licenciatura en Sistemas de Información

PLAN DE ESTUDIOS: 17.13

DOCENTE RESPONSABLE:

Ing. Caero, José Luis – Profesor Adjunto

EQUIPO DOCENTE:

An. Univ. Ortiz, Adolfo – Jefe Trabajos Prácticos

An. Univ. Falotico, Maximiliano – Ayudante de Primera

An. Univ. Racker, José Enrique – Ayudante de Primera

ACTIVIDADES CORRELATIVAS PRECEDENTES:

PARA CURSAR:

41407-Organización de Computadoras en condición de Regular.

PARA APROBAR:

41407-Organización de Computadoras en condición de Aprobada.

CARGA HORARIA TOTAL: HORAS SEMANALES: 6 hs - HORAS TOTALES: 96 hs.

DISTRIBUCIÓN INTERNA DE LA CARGA HORARIA:

TEORICO: 50% - 48hs

TRABAJOS PRACTICOS: 50% - 48hs

PERÍODO DE VIGENCIA DEL PRESENTE PROGRAMA: 2023 - 2024



CONTENIDOS MÍNIMOS O DESCRIPTORES

Arquitectura de computadoras digitales. Conceptos de lenguaje Ensamblador. Circuitos combinatorios y secuenciales. Máquinas Algorítmicas. Estructura de CPU. Error. Interrupciones. Jerarquía de memoria, organización funcional. Acceso. DMA. Buses, periféricos y procesadores de E/S. Procesadores de alta prestación. Procesamiento paralelo y vectorial. Arquitecturas no von Neumann. Conceptos de arquitecturas: grid, multiprocesador, reconfigurables y basadas en servicios.

FUNDAMENTACIÓN, OBJETIVOS, COMPETENCIAS

FUNDAMENTACIÓN:

La tecnología asociada al campo de la teleinformática se presenta en una evolución continua, motivando la necesidad de actualización constante, tanto en estudiantes como profesionales del área de sistemas, y exigiendo desarrollar nuevas capacidades para dar respuestas y soluciones a problemáticas propias de su empleo. El eje principal de esta asignatura está en presentar un análisis de los fundamentos de la arquitectura y su relación con el software de base, tratando de brindar al estudiante una formación integral en temas necesarios para la comprensión de diferentes plataformas (hardware más software) de computadora actuales y futuras bajo igual paradigma.

OBJETIVOS GENERALES:

Desarrollar en el estudiante capacidades para comprender y manejar los conceptos elementales de la electrónica analógica y digital asociados a una arquitectura de Computadora.

Generar competencias básicas para entender sobre los componentes físicos y funcionales de las arquitecturas de Computadoras.

Incentivar habilidades para la evaluación y especificación técnica de nuevas tecnologías relacionadas con los sistemas de computación.

OBJETIVOS ESPECÍFICOS:

Conocer diferentes representaciones de datos en un microprocesador, circuitos digitales asociados dispositivos de entrada salida, y manejo físico de interrupciones.

Introducir al estudiante en los conceptos de Arquitectura de Computadoras: equipamiento personal y equipamiento de servicio.

Familiarizar al estudiante con Arquitecturas de computadoras de altas prestaciones y su especificación técnica. Relevar Sistemas Operativos asociados a estas arquitecturas.

Analizar las arquitecturas Grid, y las orientadas a servicios.

Conocer las arquitecturas y microarquitecturas de los procesadores re-configurables que se integran en sistemas SOC (System on a chip).

Programar en lenguaje de bajo nivel de microprocesadores y microcontroladores.

CONTENIDOS

UNIDADES TEMÁTICAS:

Unidad 1. Introducción.

- 1.1 Concepto de Máquina virtual: Hardware y Software.
- 1.2 Elementos de una Arquitectura Von Neumann, descripción de las funciones asociadas a una CPU, necesidad del uso de una memoria de trabajo, necesidad del empleo de canales de comunicación (buses) y la de dispositivos de Entrada/ Salida.

Unidad 2. Circuitos lógicos.

- 2.1 Funciones lógicas compuestas, representación a través de circuitos combinacionales y tabla de verdad asociada.
- 2.2 Autómatas, circuitos básicos: codificadores y decodificadores, multiplexores y demultiplexores. Arreglo lógico programable, PLA

Handwritten signature

- 2.3 Mapa de Veitch Karnaugh, simplificación de expresiones booleanas y síntesis de circuitos lógicos. Casos de aplicación. Teoremas de DeMorgan, circuitos equivalentes homogéneos.
- 2.4 Bistables Sincrónicos y asincrónicos. Bistables tipo SR, JK, D, T Diagramas de Estado. Relación Maestro Esclavo entre dispositivos. Usos aplicados a Registros. Contadores digitales. Flip Flop como unidades de memorias, divisores de frecuencia y Registros de Desplazamiento.
- 2.5 Uso de VHDL en la síntesis de circuitos lógicos.

Unidad 3: Interrupciones.

- 3.1 Concepto de interrupciones. Interrupción vs Pooling. Clasificación de interrupciones.
- 3.2 Interrupciones enmascarables: función, configuración y manipulación desde el software. Interrupciones no enmascarables: comportamiento y modificación para su uso. Ventajas y desventajas de las interrupciones.
- 3.3 Administrador físico de interrupciones. Administrador lógico de interrupciones. Interfaz entre los administradores de interrupciones. Relación entre el administrador lógico de interrupciones y el vector de interrupción del sistema.
- 3.4 Concepto de Subrutina. Manejo de Pila. Pasaje de Parámetros a través de la Pila.
- 3.5 Esquema general de Servicios de atención a Interrupciones. Interrupciones por Software. Servicios que los Sistemas Operativos brindan para manejo de Periféricos.

Unidad 4.-Módulos de Entrada / Salida.

- 4.1 Principios de Intercambio entre la CPU y la Memoria con los Periféricos.
- 4.2 Componentes de un módulo de entrada – salida: lógica de control, buffer, transductor. Conexión de la unidad de E/S con los diferentes buses. Registro de estado.
- 4.3 Entrada/Salida Programada. Entrada/Salida controlada por Interrupción. Entrada/Salida por Acceso Directo a Memoria (DMA). Componentes de un DMA.
- 4.4 Protocolo de Transferencia por hardware (Handshake). Esquema de handshake para una transferencia de Entrada. Esquema de handshake para una transferencia de Salida.

Unidad 5: Arquitectura de Computadora de escritorio.

- 5.1 Descripción de los componentes que conforman los procesadores de la familia Intel: cache, buses internos y unidades de procesamiento de enteros y punto flotante, de pre búsqueda, MMU.
- 5.2 Memoria física y subsistema de Memoria. Jerarquía de memoria: Caché nivel 1 y nivel 2, funcionamiento y métodos de búsqueda utilizados.
- 5.3 Buses PCI, SCSI, PCI-X: estructura y funcionamiento. Ventajas y desventajas de su empleo. Conexión entre dispositivos de E/S a CPU/memoria.
- 5.4 Controladora de vídeo: arquitectura, funcionamiento y primitivas asociadas a su programación. RAM DACS.
- 5.5 Puertos de entrada salida: seriales y paralelos. Protocolos de comunicación: concepto, descripción de señales asociadas y pin out.
- 5.6 Interfaces de disco. Caches de discos. Formato de almacenamiento de datos, código redundante para detección y corrección de errores.
- 5.7 Administrador físico de interrupciones. Tipos de interrupciones físicas: NMA y IRQ
- 5.8 Administradores de Comunicaciones de la placa madre: puente norte y puente sur. Características físicas y funcionales. Canales asociados.
- 5.9 Firmware. Rutinas de arranque existente, su relación con la detección de fallas. UEFI: tipos.

Unidad 6: Arquitectura de Servidores.

- 6.1 Concepto de operaciones unitarias y procesamiento en pipeline. Pipeline vs Solapamiento. Nociones de compiladores optimizantes. Desempeño real de un RISC.
- 6.2 Redundancias. Backplane con más de un procesador. Concepto de arreglos de discos redundantes. RAID nivel 0, 3, 5. Familia de controladoras RAID SCSI - PCI. Redundancias en fuente de alimentación. Tecnología hot swap de discos rígidos.

- 6.3 Especificación técnica de servidores de Base de Datos. Metodología para la especificación y evaluación de equipamiento mediano.

Unidad 7: Arquitecturas de Computadoras.

- 7.1 Arquitecturas CISC, RISC, VLIW, EPIC.
7.2 Arquitecturas no Von Neumann. Conceptos de Máquinas de flujo de datos, tipos estáticas y dinámicas. Conceptos de Máquinas con Procesadores vectoriales. Conceptos de Arquitecturas orientadas a lenguajes funcionales.
7.3 Arquitecturas paralelas. Taxonomía de Flynn: SISD, SIMD, MISD, y MIMD. Multiprocesadores: paralelización y clasificación. Multiprocesadores de Memoria compartida, y de Memoria distribuida.
7.4 Arquitectura Harvard: características, componentes internos, y su programación. Arquitectura Harvard Extendida del tipo ARM.
7.5 Arquitectura de Procesadores reconfigurables. Sistemas reconfigurables basados en multiprocesadores. Análisis de prestaciones de multiprocesadores reconfigurables heterogéneos basados en FPGA. Caso de estudio en RISC-V
7.6 Conceptos de Arquitecturas Grid y Orientada a servicios. Procesamiento distribuido. Modelo por capas y funcionalidades.

Unidad 8: Programación de bajo nivel.

- 8.1 Concepto, y manejos del paradigma Ensamblador en microprocesadores CISC. Consideraciones a tener en cuenta en la programación de bajo nivel.
8.2 Componentes de un código fuente en Assembler. Etapas de la compilación. Manipulación del segmento de datos, y manejo de apuntadores. Macroassembler. Variables de entorno.
8.3 Uso de interrupciones del sistema operativo y del firmware por medio del Assembler.
8.4 Herramientas utilizadas para el desarrollo y debug de programas de bajo nivel.
8.5 Manejo de los puertos de entrada salida desde el código assembler puro, desde el lenguaje C con código assembler incrustado. Potencial empleo en tareas de control. Pasaje de parámetros.
8.6 Conceptos asociados al lenguaje Ensamblador de los microcontroladores del tipo PIC y ARM. Herramientas de desarrollo, compilación y simulación.

METODOLOGÍA

El dictado se basa en clases teóricas y clases prácticas. Las clases teóricas serán del tipo magistral, se expondrán los fundamentos teóricos de los temas enunciados en el programa. En las prácticas los estudiantes deberán resolver las guías de Trabajos Prácticos haciendo uso del equipamiento informático en el caso que se lo requiera, con el acompañamiento del profesor y los docentes auxiliares; la corrección será del tipo grupal, y aquellos temas que presentaran inconvenientes para su abordaje y aplicación, serán nuevamente planteados en las clases teóricas.

TRABAJOS PRÁCTICOS:

Los Trabajos Prácticos son un conjunto de tareas que involucran tanto la resolución de problemas en forma escrita en el aula, como desarrollos de programas en lenguaje ensamblador en computadora, para lo cual el estudiante puede utilizar el aula informática o una computadora de su pertenencia, siempre con la asistencia de los docentes auxiliares. Además los estudiantes presentan trabajos prácticos especiales de aplicación e integración de conocimientos como son: los componentes internos de una computadora y su especificación técnica con valores actualizados, y una memoria de investigación respecto de arquitecturas paralelas, procesadores vectoriales y arquitecturas dinámicas del tipo FPGA.

REQUISITOS DE APROBACIÓN Y CRITERIOS DE CALIFICACIÓN:

CONDICIONES PARA APROBAR COMO REGULAR (CON REQUISITO DE EXAMEN FINAL) DE ACUERDO AL ART.23 DEL RÉGIMEN GENERAL DE ESTUDIOS RESHCS 261-21 y su ANEXO PARA CARRERAS CON MODALIDAD PEDAGÓGICA A DISTANCIA

-
- a) Tener aprobadas las actividades correlativas al finalizar el turno de examen extraordinario de ese cuatrimestre.
 - b) Cumplir con un mínimo del 80 % de asistencia para las actividades prácticas.
 - c) Aprobar todos los trabajos prácticos y monografías de investigación de temas previstos en este programa, pudiendo recuperarse hasta un 25% del total por ausencias o aplazos
 - d) Aprobar el 100% de las dos (2) evaluaciones previstas con un promedio no inferior a seis (6) puntos sin recuperar ninguna.
 - e) Aprobar una evaluación integradora de la asignatura con calificación no inferior a siete (7) puntos

CONDICIONES PARA PROMOVER (SIN EL REQUISITO DE EXAMEN FINAL) DE ACUERDO AL ART.24 DEL RÉGIMEN GENERAL DE ESTUDIOS RESHCS 261-21 y su ANEXO PARA CARRERAS CON MODALIDAD PEDAGÓGICA A DISTANCIA

- a) estar en condición de regular en las actividades correlativas al momento de su inscripción al cursado de la asignatura.
- b) Cumplir con un mínimo del 60 % de asistencia para las actividades prácticas.
- c) Aprobar todos los trabajos prácticos y monografías de investigación de temas previstos en este programa, pudiendo recuperarse hasta un 40% del total por ausencias o aplazos
- d) Aprobar el 100% de las dos (2) evaluaciones previstas con una calificación no inferior a cuatro (4) puntos cada una, pudiendo recuperar el 50% de las mismas. Cada evaluación solo podrá recuperarse en una oportunidad.

EXÁMENES PARA ESTUDIANTES EN CONDICIÓN DE LIBRES

1. Para aquellos estudiantes que, habiéndose inscriptos oportunamente en la presente actividad hayan quedado en condición de libres por aplicación de los artículos 22, 25, 27, 29 o 32 del Régimen General de Estudios, SI podrán rendir en tal condición la presente actividad.
2. Para aquellos estudiantes que no cursaron la asignatura y se presenten en condición de estudiantes libres en la Carrera, por aplicación de los artículos 10 o 19 del Régimen General de Estudios, SI podrán rendir en tal condición la presente actividad.
3. Para el examen se tendrá en cuenta el programa de la asignatura, vigente a la fecha. La modalidad será examen práctico-escrito y un examen teórico- oral, siendo condición determinante la aprobación del primero escrito para pasar a la segunda instancia oral.

BIBLIOGRAFÍA

Arquitectura Computacional (2001) ENGLANDER, Irv. CECSA.
Arquitecturas de Computadores (2011) HENNESSY, J. PATTERSON, D. Reverte.
Arquitecturas de computadoras (2007) PARHANI, B. Mc Graw Hill.
Assembler desde cero (2010) GINZBURG, M. Ed Autor.
Estructura de Computadores. Orenga y Manonellas. (2011). Ed. Eureka Media, SL
Fundamentos de diseños digitales. FLOYD, Thomas. (2011). Ed. Pearson.
Introducción a las técnicas digitales con circuitos integrados (2006) GINZBURG, M. Ed Autor.
Organización y Arquitectura de Computadoras (2007) STALLINGS, William. Pearson.
Principio de Arquitectura de Computadoras (2005) MURDOCCA, Miles. Pearson.

DISPOSICIÓN PCDD-T



Ing. José -Luis CAERO
Prof. Responsable

Hoja de firmas